

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2020-68313

(P2020-68313A)

(43) 公開日 令和2年4月30日(2020.4.30)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 33/54 (2010.01)	H O 1 L 33/54	5 C 0 9 4
H O 1 L 33/62 (2010.01)	H O 1 L 33/62	5 F 1 4 2
G O 9 F 9/33 (2006.01)	G O 9 F 9/33	5 G 4 3 5
G O 9 F 9/30 (2006.01)	G O 9 F 9/30 3 0 9	
G O 9 F 9/00 (2006.01)	G O 9 F 9/00 3 4 2	
審査請求 未請求 請求項の数 10 O L (全 18 頁)		

(21) 出願番号 特願2018-200755 (P2018-200755)
 (22) 出願日 平成30年10月25日 (2018.10.25)

(71) 出願人 500171707
 株式会社ブイ・テクノロジー
 神奈川県横浜市保土ヶ谷区神戸町134番地
 (74) 代理人 110001520
 特許業務法人日誠国際特許事務所
 (72) 発明者 柳川 良勝
 神奈川県横浜市保土ヶ谷区神戸町134番地 株式会社ブイ・テクノロジー内
 (72) 発明者 大倉 直也
 神奈川県横浜市保土ヶ谷区神戸町134番地 株式会社ブイ・テクノロジー内
 (72) 発明者 梶山 康一
 神奈川県横浜市保土ヶ谷区神戸町134番地 株式会社ブイ・テクノロジー内
 最終頁に続く

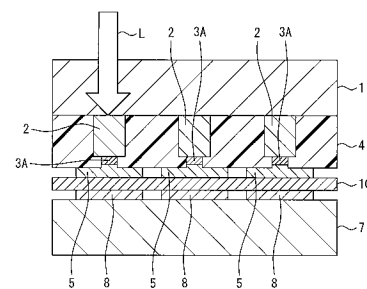
(54) 【発明の名称】 発光素子および表示装置の製造方法

(57) 【要約】 (修正有)

【課題】発光素子を確実に回路基板の所望の位置に転写でき、しかも歩留まりの高い表示装置の製造方法を提供する。

【解決手段】電極パッドを備える発光素子本体が一体に形成された成長用基板1の上に、平坦化膜4を塗布して平坦化を行う工程と、電極パッド上の平坦化膜を除去して電極パッドを露出させる工程と、電極パッドに接続される、外側電極パッド5を、平坦化膜上に形成する工程と、回路側電極部8が形成された回路基板7に対して、成長用基板を、外側電極パッドが回路側電極部と対向するように配置させて外側電極パッドと回路側電極部とを電気的に接続する工程と、成長用基板を、発光素子本体および平坦化膜から剥離する工程と、を備える。

【選択図】図15



【特許請求の範囲】**【請求項 1】**

電極パッドを備える発光素子本体が一体に形成された成長用基板の上に、平坦化膜を塗布して平坦化を行う工程と、

前記電極パッド上の前記平坦化膜を除去して前記電極パッドを露出させる工程と、

前記電極パッドに接続される、外側電極パッドを、前記平坦化膜上に形成する工程と、回路側電極部が形成された回路基板に対して、前記成長用基板を、前記外側電極パッドが前記回路側電極部と対向するように配置させて前記外側電極パッドと前記回路側電極部とを電氣的に接続する工程と、

前記成長用基板を、前記発光素子本体および前記平坦化膜から剥離する工程と、
を備える表示装置の製造方法。

10

【請求項 2】

前記外側電極パッドの占有面積は、前記電極パッドの占有面積よりも大きな面積に設定する

請求項 1 に記載の表示装置の製造方法。

【請求項 3】

前記成長用基板を剥離する工程は、前記成長用基板側から、前記成長用基板と、前記発光素子本体および前記平坦化膜と、の界面ヘレーザの照射を行うレーザリフトオフ法を行う

請求項 1 または請求項 2 に記載の表示装置の製造方法。

20

【請求項 4】

前記平坦化膜は、感光性樹脂でなる

請求項 1 から請求項 3 のいずれか一項に記載の表示装置の製造方法。

【請求項 5】

前記成長用基板の上に、複数の前記発光素子本体が形成され、

前記外側電極パッドを前記平坦化膜上に形成した後に、

互いに隣接する前記発光素子本体どうしの間の前記平坦化膜を分離するように加工して、前記発光素子本体および当該発光素子本体を取り囲む前記平坦化膜を、前記成長用基板上で島状に分割させる

請求項 1 から請求項 4 のいずれか一項に記載の表示装置の製造方法。

30

【請求項 6】

前記発光素子本体の前記外側電極パッドを、前記回路基板の前記回路側電極部に対して、選択的に接続し、

前記成長用基板を剥離する工程で、前記成長用基板を、前記回路側電極部に対して接続された前記外側電極パッドを有する前記発光素子本体および当該発光素子本体を取り囲む前記平坦化膜のみから剥離する

請求項 5 に記載の表示装置の製造方法。

【請求項 7】

成長用基板と、

前記成長用基板の上に作製され、上面に形成された電極パッドを含む発光素子本体と、
前記電極パッドの少なくとも一部が露出するように、前記発光素子本体が埋没するように覆う平坦化膜と、

40

前記平坦化膜上に配置され、前記電極パッドに電氣的に接続された外側電極パッドと、
を備える発光素子。

【請求項 8】

前記外側電極パッドの占有面積は、前記電極パッドの占有面積よりも大きく設定されている

請求項 7 に記載の発光素子。

【請求項 9】

前記発光素子本体の上面に、一対の前記電極パッドが形成され、

50

一对の前記電極パッドのそれぞれに前記外側電極パッドが接続され、

一对の前記電極パッドのそれぞれに接続された一对の前記外側電極パッドは、それぞれが接続された前記電極パッドから互いに離間する方向へ延在して形成されている

請求項 7 または請求項 8 に記載の発光素子。

【請求項 10】

前記成長用基板は、成長用サファイアウェハであり、

前記発光素子本体は、前記成長用基板に一体に設けられたマイクロ LED ペアチップである

請求項 7 から請求項 9 のいずれか一項に記載の発光素子。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、発光素子および表示装置の製造方法に関する。

【背景技術】

【0002】

次世代の表示装置として、マイクロ LED ディスプレイが注目されている。マイクロ LED ディスプレイとは、発光素子としての微細な発光ダイオード（以下、LED という）チップが、ディスプレイ基板の表面に高密度に敷き詰められた表示装置である。このようなマイクロ LED ディスプレイの製造においては、ディスプレイ基板の表面に対して、マイクロ LED チップを精度よく確実に配列させることが重要である。

20

【0003】

特許文献 1 では、ウェハを分割したチップを順次、支持基板上に所定のピッチで並ぶように貼り付け、これらチップを封止樹脂層で封止した後、支持基板を剥がして疑似ウェハを作製する方法が開示されている。この方法では、さらに疑似ウェハに電極、絶縁膜などを作り込んだ後、この疑似ウェハをスクライブラインで切断して、例えば、発光素子などのチップ部品を作製する。特許文献 1 には、このチップ部品をハンドリングして配線基板上の所定の位置に搬送して、はんだバンブを用いて実装する技術が開示されている。

【先行技術文献】

【特許文献】

【0004】

30

【特許文献 1】特開 2004 - 363279 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

上記のチップ部品を作製する方法では、別途用意した支持基板上に個片化された多数のチップを所定の位置に配置する工程、支持基板を剥がして疑似ウェハを作製する工程、疑似ウェハに電極などを作り込む工程、疑似ウェハをスクライブラインで切断して多数のチップ部品に分割する工程などの多くの工程を要する。

【0006】

上記チップ部品を用いて表示装置を製造するには、それぞれのチップ部品をハンドリングにより回路基板上に搬送した後、はんだバンブなどを用いて実装する。この製造方法では、全てのチップ部品を実装するまでに長い時間が必要となる。上記方法では、はんだバンブなどの加熱を伴うプロセスにおいて、材料の変形、伸びなどの要因から高精度の貼り合わせを実現することが困難である。

40

【0007】

また、回路基板へチップ部品を転写する方法として、フィルムなどを用いて転写する方法もある。この方法は、フィルムへチップ部品を転写する工程と、フィルムに転写したチップ部品を基板へ転写する工程と、を行う。この方法では、転写工程数が多くなり、貼り合わせ装置の位置決め精度や転写回数の増加に起因して位置ずれの可能性が増大するという問題がある。上述したいずれの方法を用いても、表示装置の製造歩留まりが低くなると

50

いう問題がある。特に、微細なマイクロLEDチップを回路基板へ実装して表示装置を製作するには、マイクロLEDチップを効率よくかつ位置ずれを起こさないように実装する方法が要望されている。

【0008】

本発明は、上記の課題に鑑みてなされたものであって、本発明は、発光素子を確実に回路基板の所望の位置に転写でき、しかも歩留まりの高い表示装置の製造方法を提供することを目的とする。また、回路基板の所望の位置に確実に転写できる発光素子を提供することを目的とする。

【課題を解決するための手段】

【0009】

上述した課題を解決し、目的を達成するために、本発明の第1の態様は、表示装置の製造方法であって、電極パッドを備える発光素子本体が一体に形成された成長用基板の上に、平坦化膜を塗布して平坦化を行う工程と、前記電極パッド上の前記平坦化膜を除去して前記電極パッドを露出させる工程と、前記電極パッドに接続される、外側電極パッドを、前記平坦化膜上に形成する工程と、回路側電極部が形成された回路基板に対して、前記成長用基板を、前記外側電極パッドが前記回路側電極部と対向するように配置させて前記外側電極パッドと前記回路側電極部とを電氣的に接続する工程と、前記成長用基板を、前記発光素子本体および前記平坦化膜から剥離する工程と、を備えることを特徴とする。

【0010】

第1の態様においては、前記外側電極パッドの占有面積は、前記電極パッドの占有面積よりも大きな面積に設定することが好ましい。

【0011】

第1の態様においては、前記成長用基板を剥離する工程は、前記成長用基板側から、前記成長用基板と、前記発光素子本体および平坦化膜と、の界面へレーザの照射を行うレーザーリフトオフ法を行うことが好ましい。

【0012】

第1の態様においては、前記平坦化膜は、感光性樹脂でなることが好ましい。

【0013】

第1の態様においては、前記成長用基板の上に、複数の前記発光素子本体が形成され、前記外側電極パッドを前記平坦化膜上に形成した後に、互いに隣接する前記発光素子本体どうしの間の前記平坦化膜を分離するように加工して、前記発光素子本体および当該発光素子本体を取り囲む前記平坦化膜を、前記成長用基板上で島状に分割させることが好ましい。

【0014】

第1の態様においては、前記発光素子本体の前記外側電極パッドを、前記回路基板の前記回路側電極部に対して、選択的に接続し、前記成長用基板を剥離する工程で、前記成長用基板を、前記回路側電極部に対して接続された前記外側電極パッドを有する前記発光素子本体および当該発光素子本体を取り囲む前記平坦化膜のみから剥離することが好ましい。

【0015】

本発明の第2の態様は、発光素子であって、成長用基板と、前記成長用基板の上に作製され、上面に形成された電極パッドを含む発光素子本体と、前記電極パッドの少なくとも一部が露出するように、前記発光素子本体が埋没するように覆う平坦化膜と、前記平坦化膜上に配置され、前記電極パッドに電氣的に接続された外側電極パッドと、を備えることが好ましい。

【0016】

第2の態様においては、前記外側電極パッドの占有面積は、前記電極パッドの占有面積よりも大きく設定されていることが好ましい。

【0017】

第2の態様においては、前記発光素子本体の上面に、一対の前記電極パッドが形成され

10

20

30

40

50

、一対の前記電極パッドのそれぞれに前記外側電極パッドが接続され、一対の前記電極パッドのそれぞれに接続された一対の前記外側電極パッドは、それぞれが接続された前記電極パッドから互いに離間する方向へ延在して形成されていることが好ましい。

【 0 0 1 8 】

第 2 の態様においては、前記成長用基板は、成長用サファイアウェハであり、前記発光素子本体は、前記成長用基板に一体に設けられたマイクロ LED ベアチップであることが好ましい。

【 発明の効果 】

【 0 0 1 9 】

本発明によれば、発光素子を確実に回路基板の所望の位置に転写でき、しかも歩留まりの高い表示装置の製造方法を実現できる。また、本発明によれば、回路基板の所望の位置に確実に転写できる発光素子を実現できる。

10

【 図面の簡単な説明 】

【 0 0 2 0 】

【 図 1 】 図 1 は、本発明の第 1 の実施の形態に係る表示装置の製造方法で用いる、成長用サファイアウェハ上にマイクロ LED ベアチップが形成された状態を示す平面説明図である。

【 図 2 】 図 2 は、図 1 の II - II 断面説明図である。

【 図 3 】 図 3 は、図 1 の III - III 断面説明図である。

【 図 4 】 図 4 は、本発明の第 1 の実施の形態に係る表示装置の製造方法において、マイクロ LED ベアチップが埋没するように成長用サファイアウェハ上に平坦化膜を塗布した状態を示す断面説明図であり、図 1 の II - II 断面と同じ面で切断した状態を示す。

20

【 図 5 】 図 5 は、本発明の第 1 の実施の形態に係る表示装置の製造方法において、マイクロ LED ベアチップが埋没するように成長用サファイアウェハ上に平坦化膜を塗布した状態を示す断面説明図であり、図 1 の III - III 断面と同じ面で切断した状態を示す。

【 図 6 】 図 6 は、本発明の第 1 の実施の形態に係る表示装置の製造方法において、マイクロ LED ベアチップの電極パッドの窓明けを行った状態を示す平面説明図である。

【 図 7 】 図 7 は、本発明の第 1 の実施の形態に係る表示装置の製造方法において、マイクロ LED ベアチップの電極パッドの窓明けを行った状態を示す断面説明図であり、図 1 の II - II 断面と同じ面で切断した状態を示す。

30

【 図 8 】 図 8 は、本発明の第 1 の実施の形態に係る表示装置の製造方法において、マイクロ LED ベアチップの電極パッドの窓明けを行った状態を示す断面説明図であり、図 1 の III - III 断面と同じ面で切断した状態を示す。

【 図 9 】 図 9 は、本発明の第 1 の実施の形態に係る表示装置の製造方法において、平坦化膜上に拡大電極パッドを形成した状態を示す平面説明図である。

【 図 1 0 】 図 1 0 は、図 9 の X - X 断面説明図である。

【 図 1 1 】 図 1 1 は、図 9 の XI - XI 断面説明図である。

【 図 1 2 】 図 1 2 は、本発明の第 1 の実施の形態に係る表示装置の製造方法に用いる、回路側電極部を備える回路基板の平面説明図である。

【 図 1 3 】 図 1 3 は、図 1 2 の XIII - XIII 断面説明図である。

40

【 図 1 4 】 図 1 4 は、本発明の第 1 の実施の形態に係る表示装置の製造方法において、成長用サファイアウェハ側に形成した拡大電極パッドと、回路基板側の回路側電極部と、を異方性導電フィルムで接続して貼り合わせた状態を示す断面説明図であり、図 1 の II - II 断面と同じ面で切断した状態を示す。

【 図 1 5 】 図 1 5 は、本発明の第 1 の実施の形態に係る表示装置の製造方法におけるレーザーリフトオフ工程を示す断面説明図であり、図 1 の II - II 断面と同じ面で切断した状態を示す。

【 図 1 6 】 図 1 6 は、本発明の第 1 の実施の形態に係る表示装置の製造方法において、成長用サファイアウェハを剥離して完成した表示装置の断面説明図である。

【 図 1 7 】 図 1 7 は、本発明の第 1 の実施の形態に係る表示装置の製造方法の変形例を示

50

し、はんだを用いて拡大電極パッドと回路側電極部とを接続した表示装置の断面説明図である。

【図１８】図１８は、本発明の第２の実施の形態に係る表示装置の製造方法において、マイクロＬＥＤの上に絶縁層やコンタクトホールを含む回路パターンを形成した構造と、貼り合わせるガラス基板と、を示す断面説明図である。

【図１９】図１９は、本発明の第２の実施の形態に係る表示装置の製造方法において、成長用サファイアウェハを剥離するレーザリフトオフ工程を示す断面説明図である。

【図２０】図２０は、本発明の第２の実施の形態に係る表示装置の製造方法において、成長用サファイアウェハを剥離して完成した表示装置の断面説明図である。

【図２１】図２１は、本発明の第３の実施の形態に係る表示装置の製造方法において、マイクロＬＥＤを形成した成長用サファイアウェハに、露光工程を含むパターンニングを行って、島状のマイクロＬＥＤチップをマトリクス状に形成した状態を示す平面説明図である。

【図２２】図２２は、カソード側の電極パッドおよび拡大電極パッドを通るように図２１における横方向に沿って切断した状態を示す断面説明図である。

【図２３】図２３は、アノード側およびカソード側の両方の電極パッドを通るように図２１における縦方向に沿って切断した状態を示す断面説明図である。

【図２４】図２４は、本発明の第３の実施の形態に係る表示装置の製造方法において、成長用サファイアウェハ側に形成されたマイクロＬＥＤチップが選択的に回路基板へはんだで接続された状態を示す断面説明図である。

【図２５】図２５は、本発明の第３の実施の形態に係る表示装置の製造方法において、選択的に接続されたマイクロＬＥＤチップと成長用サファイアウェハとの界面にレーザリフトオフを施す状態を示す断面説明図である。

【図２６】図２６は、本発明の第３の実施の形態に係る表示装置の製造方法において、選択的に接続されたマイクロＬＥＤチップからサファイアウェハを剥離して完成した表示装置を示す断面説明図である。

【発明を実施するための形態】

【００２１】

以下に、本発明の実施の形態に係る表示装置の製造方法、および発光素子の詳細を図面に基づいて説明する。但し、図面は模式的なものであり、各部材の寸法や寸法の比率や形状などは現実のものと異なることに留意すべきである。また、図面相互間においても互いの寸法の関係や比率や形状が異なる部分が含まれている。

【００２２】

[第１の実施の形態]

以下、図１～図１６を用いて、本発明の第１の実施の形態に係る表示装置の製造方法を説明する。なお、本実施の形態に係る表示装置の製造方法では、本発明に係る発光素子も製造することができる。本実施の形態では、表示装置としてマイクロＬＥＤディスプレイを適用する。本実施の形態では、成長用基板として成長用サファイアウェハを用いるが、求める発光色や発光素子の種類などに応じて、シリコンカーバイド（ＳｉＣ）基板や窒化ガリウム（ＧａＮ）基板などの各種の成長用基板を適用することも勿論可能である。

【００２３】

（成長用基板）

先ず、図１から図３に示すようなマイクロＬＥＤチップ３０Ａを備える成長用サファイアウェハ１を用意する。図１は、成長用サファイアウェハ１の一部の領域を示す。この成長用サファイアウェハ１は、表面（成長面）に、発光素子本体としての島状のマイクロＬＥＤベアチップ３０Ａがマトリクスをなすように一体に形成されている。なお、マイクロＬＥＤベアチップ３０Ａは、個片化されたチップではない。ここでは、後述する平坦化膜４で覆われた構成のマイクロＬＥＤ３０と区別するため、マイクロＬＥＤベアチップ３０Ａと称する。

【００２４】

このようなマイクロLEDベアチップ30Aを備える成長用サファイアウェハ1は、周知の方法により、結晶成長技術、電極形成技術、素子分離技術などを用いて製造する。

【0025】

マイクロLEDベアチップ30Aは、成長用サファイアウェハ1上に形成された複数の半導体薄膜が積層されてなる半導体層2を備える。この半導体層2の上面には、アノードとしての電極パッド3Aとカソードとしての電極パッド3Cとが形成されている。なお、図1から図3に示すように、本実施の形態では、マイクロLEDベアチップ30Aに設けられた一对の電極パッド3A, 3Cが同じ高さ位置に形成されているが、半導体層2における互いに異なる高さの上側面に形成されていてもよい。

【0026】

半導体層2としては、窒化ガリウム系半導体薄膜層を積層した構造を有し、例えば、成長用サファイアウェハ1の上に、順次、AlGa_xN膜、Ga_yN膜、InGa_zN/Ga_yN膜（量子井戸）、Ga_yN膜などを積層した構造を挙げることができる。

【0027】

図1に示すように、本実施の形態では、半導体層2上に形成された電極パッド3A, 3Cは、半導体層2の長手方向の一端側と他端側に離間して配置されている。

【0028】

（平坦化を行う工程）

次に、図4および図5に示すように、成長用サファイアウェハ1上に、平坦化膜4を塗布する。本実施の形態では、平坦化膜4として、UV硬化性の感光性接着剤を用いる。図4および図5に示すように、平坦化膜は、電極パッド3A, 3Cが埋没するように塗布する。

【0029】

（電極パッドを露出させる工程）

図6から図8は、本実施の形態における電極パッド3A, 3Cを露出させた状態を示す。本実施の形態では、電極パッド3A, 3Cの領域以外にUV光照射を行い、硬化しない電極パッド3A, 3C上の平坦化膜4を除去して電極パッド3A, 3Cを平坦化膜4から露出させている。なお、電極パッド3A, 3Cが露出する領域は、電極パッド3A, 3Cが全て露出するようにしてもよいし、電極パッド3A, 3Cのそれぞれの一部の領域が露出するようにしてもよい。

【0030】

（外側電極パッドの形成工程）

図6から図8に示すように、電極パッド3A, 3Cを平坦化膜4から露出させた状態で、スパッタリング法を用いて、銅(Cu)、銀(Au)などの金属を平坦化膜4の全面に堆積させる。その後、周知のフォトリソグラフィー法およびエッチング法などを用いて、図9に示すような形状の外側電極パッドとしての拡大電極パッド5, 6を形成する。拡大電極パッド5, 6の占有面積は、電極パッド3A, 3Cの占有面積よりも大きな面積に設定する。このようにして、図9から図11に示すように、複数のマイクロLED30が並んで形成される。

【0031】

図9および図11に示すように、本実施の形態では、拡大電極パッド5, 6は、それぞれが接続された電極パッド3A, 3Cから互いに離間する方向へ長くなるように延在すると共に幅広の形状に形成している。

【0032】

（回路基板）

図12および図13は、本実施の形態で用いる回路基板7を示す。回路基板7には、図示しない駆動回路が形成されており、ディスプレイ基板として用いられる。回路基板7には、拡大電極パッド5, 6に対応する位置に回路側電極部8, 9が形成されている。回路側電極部8, 9は、回路基板7における、発光素子部（マイクロLED）が搭載される画素領域に対応する位置に配置されている。なお、上記拡大電極パッド5, 6同士が互いに

10

20

30

40

50

離間する方向へ延在されているため、図 1 2 に示すように、回路基板 7 において回路側電極部 8 , 9 同士は離れた位置に配置できる。

【 0 0 3 3 】

(接続工程)

次に、図 1 4 に示すように、回路基板 7 に対して、成長用サファイアウェハ 1 を、拡大電極パッド 5 , 6 が、それぞれが対応する回路側電極部 8 , 9 と異方性導電フィルム 1 0 を挟んで対向するように配置させる。適宜の圧力条件および温度条件にて熱圧着 (ホットプレス) を施す。これにより、対応する拡大電極パッド 5 , 6 と回路側電極部 8 , 9 同士が、電氣的に接続される。

【 0 0 3 4 】

(成長用基板の剥離工程)

次に、レーザリフトオフ法を用いて、成長用サファイアウェハ 1 を、マイクロ L E D ベアチップ 3 0 A および平坦化膜 4 から分離させる。具体的には、図 1 5 に示すように、成長用サファイアウェハ 1 側から、この成長用サファイアウェハ 1 と、半導体層 2 および平坦化膜 4 と、の界面へ向けて、レーザ光 L を照射する。レーザ光としては、例えば、ピコ秒レーザの波長 : 4 倍波 (F H G) を照射する。この界面近傍の G a N 層には多くの結晶欠陥が存在するため、ここで吸収されたレーザ光はほとんど全てが熱に変換される。この結果、成長用サファイアウェハ 1 と平坦化膜 4 との界面では、アブレーションが起こり成長用サファイアウェハ 1 を容易に剥離できる。また、成長用サファイアウェハ 1 と半導体層 2 との界面では、熱により、窒化ガリウム (G a N) が G a と N ₂ とに分解されて成長用サファイアウェハ 1 が剥離できる。

【 0 0 3 5 】

(表示装置)

図 1 6 は、成長用サファイアウェハ 1 を剥離して完成した表示装置 5 0 を示す。この表示装置 5 0 では、回路基板 7 と反対側の表面に半導体層 2 が露呈した状態で配列された構造となる。

【 0 0 3 6 】

本実施の形態に係る表示装置の製造方法では、成長用サファイアウェハ 1 側の平坦化膜 4 上に形成された拡大電極パッド 5 , 6 を、回路基板 7 の回路側電極部 8 , 9 へ貼り合わせる。平坦化膜 4 上に形成された拡大電極パッド 5 , 6 同士は、成長用サファイアウェハ 1 側で一体に設けられている。このため、図 1 4 に示すように、成長用サファイアウェハ 1 側と回路基板 7 側とを貼り合わせる際に、画素領域となる半導体層 2 同士や拡大電極パッド 5 , 6 同士が位置ずれを起こすことを防止できる。したがって、本実施の形態によれば、回路基板 7 側の回路側電極部 8 , 9 に対してそれぞれのマイクロ L E D ベアチップ 3 0 A となる発光素子本体を精度よく、所望の位置に転写できる。

【 0 0 3 7 】

本実施の形態では、平坦化膜 4 を用いて回路基板 7 側と対向する面を平坦面にして、この平坦面上に外側電極パッドとしての拡大電極パッド 5 , 6 を形成した。このため、本実施の形態では、成長用サファイアウェハ 1 側の拡大電極パッド 5 , 6 の全てを同一平面状に配置できる。したがって、成長用サファイアウェハ 1 側と回路基板 7 側とを貼り合わせる際に、拡大電極パッド 5 , 6 と回路側電極部 8 , 9 との間に隙間が発生することを防止でき、確実な接続を行える。

【 0 0 3 8 】

また、本実施の形態では、平坦化膜 4 の平坦面に外側電極パッドとしての拡大電極パッド 5 , 6 を形成したことにより、拡大電極パッド 5 , 6 の占有面積を、電極パッド 3 A , 3 C の占有面積よりも大きくすることが可能なる。本実施の形態では、拡大電極パッド 5 , 6 を電極パッド 3 A , 3 C の占有面積よりも大きくしたことにより、回路側電極部 8 , 9 との接触抵抗を小さくすることができる。また、拡大電極パッド 5 , 6 を電極パッド 3 A , 3 C の占有面積よりも大きくしたことにより、拡大電極パッド 5 , 6 と回路側電極部 8 , 9 とを接続する際に、位置決め精度を緩和することができる。

【 0 0 3 9 】

さらに、拡大電極パッド 5 , 6 を電極パッド 3 A , 3 C の占有面積よりも大きくしたことにより、本実施の形態のように異方性導電フィルム 1 0 やはんだを用いた接続が可能となる。図 1 7 に示す表示装置 5 1 は、拡大電極パッド 5 , 6 と回路側電極部 8 , 9 との間をはんだ 1 1 で接続し、接着層 1 2 で接着した変形例である。本実施の形態によれば、マイクロ LED を画素とする高精細な表示装置の製造工程においても、異方性導電フィルム 1 0 やはんだを用いることが可能となるため、既存の接続装置を流用でき、製造装置が安価となる。

【 0 0 4 0 】

本実施の形態においては、平坦化膜 4 として感光性接着剤を用いたことにより、光照射により電極パッド 3 A , 3 C の窓明けや、平坦化膜 4 の固化を容易に行えるという効果がある。本発明においては、平坦化膜 4 としては他の樹脂材料や無機材料を用いることも可能である。

【 0 0 4 1 】

本実施の形態では、拡大電極パッド 5 , 6 同士を互いに離間する方向へ延在するように形成したため、互いに離れた位置で、回路側電極部 8 , 9 に接続されるため、誤配線の発生を抑制できる。

【 0 0 4 2 】

[第 2 の実施の形態]

図 1 8 から図 2 0 は、本発明の第 2 の実施の形態に係る表示装置の製造方法を示す。本実施の形態で用いる構成部材において、上記第 1 の実施の形態における構成部材と同じ部材は、同一の符号を付して詳細な説明を省略する。

【 0 0 4 3 】

図 1 8 に示すように、本実施の形態では、成長用サファイアウェハ 1 上に、半導体層 2 、電極パッド 3 A , 3 C 、平坦化膜 4 、拡大電極パッド 5 , 6 を形成した後、絶縁層 1 3 、コンタクトホール 1 4 , 回路パターン 1 5 、絶縁層 1 6 、コンタクトホール 1 7 , 回路パターン 1 8 、絶縁層 1 9 を順次形成する。拡大電極パッド 5 , 6 よりも上層の構造は、画素点灯用のパターンや回路を構成している。次に、図 1 8 に示すように、最上層の絶縁層 1 9 の上に、支持基板としてのガラス基板 2 0 を貼り合わせる。支持基板としては、ガラス以外の材料でなる基板を用いてもよい。

【 0 0 4 4 】

次に、上記第 1 の実施の形態と同様のレーザリフトオフ法を用いて、成長用サファイアウェハ 1 を剥離して図 2 0 に示すような表示装置 5 2 が完成する。

【 0 0 4 5 】

[第 3 の実施の形態]

図 2 1 から図 2 6 は、本発明の第 3 の実施の形態に係る表示装置の製造方法を示す。本実施の形態で用いる構成材料において、上記第 1 の実施の形態における構成部材と同じ部材は、同一の符号を付して詳細な説明を省略する。

【 0 0 4 6 】

まず、図 2 1 に示すように、本実施の形態では、成長用サファイアウェハ 1 の上に、複数の発光素子としてのマイクロ LED チップ 3 1 を所定のピッチで配列するように形成する。マイクロ LED チップ 3 1 は、図 2 3 に示すように、成長用サファイアウェハ 1 と、半導体層 2 と、電極パッド 3 A , 3 C と、拡大電極パッド 5 , 6 と、を備えて構成されている。

【 0 0 4 7 】

図 2 3 に示すように、互いに隣接する半導体層（発光素子本体に含まれる）2 同士の間の平坦化膜 4 を分離するように加工する。この結果、半導体層 2 および半導体層 2 を取り囲む平坦化膜 4 を、図 2 1 に示すように、成長用サファイアウェハ 1 上で島状に分割できる。

【 0 0 4 8 】

次に、図 2 4 に示すような、回路基板 7 を用意する。この回路基板 7 は、成長用サファイアウェハ 1 上のマイクロ LED チップ 3 1 のピッチの整数倍のピッチで回路側電極部 8 が配置されている。本実施の形態では、回路側電極部 8 のピッチが、マイクロ LED チップ 3 1 のピッチの 2 倍（整数倍）となるように設定されている。図 2 4 に示すように、本実施の形態では、マイクロ LED チップ 3 1 を、回路側電極部 8 に対して選択的に接続する。本実施の形態では、回路側電極部 8 の表面にはんだ 1 1 をメッキしたものをを用いる。

【 0 0 4 9 】

次に、図 2 5 に示すように、レーザリフトオフ法を用いて、レーザ光 L を、回路側電極部 8 に接続したマイクロ LED チップ 3 1 と成長用サファイアウェハ 1 との界面領域のみに照射する。

【 0 0 5 0 】

すると、図 2 6 に示すように、成長用サファイアウェハ 1 は、回路側電極部 8 に対して接続された拡大電極パッド 5 を有する半導体層（発光素子本体に含まれる）2 および半導体層 2 を取り囲む平坦化膜 4 のみから剥離される。本実施の形態では、成長用サファイアウェハ 1 に作製したマイクロ LED チップ 3 1 を、選択的に回路基板 7 側へ転写することが可能となる。

【 0 0 5 1 】

[発光素子]

ここで、本実施の形態に係る発光素子としてのマイクロ LED 3 0 の構成の説明に先駆けて、従来のマイクロ LED における課題を説明する。従来のマイクロ LED チップは、フィルムなどを用いて回路基板側に接着やはんだ付けなどで転写されている。このような転写方法では、マイクロ LED チップの電極パッドを回路基板側へ正確に位置合わせすることが困難であった。すなわち、一辺の長さが $10\ \mu\text{m}$ 以下となるようなマイクロ LED チップを用いて高精細な表示装置を製造する場合、マイクロ LED チップにおける電極パッドの長さは、マイクロ LED チップの一辺の長さの $1/2$ 以下であるため、回路基板上に設けた回路側電極部に対して $\pm$ 数 μm 以下の精度で貼り合わせる必要がある。上記のようにフィルム、接着、はんだなどを用いる転写方法では、貼り合わせ装置の位置決め精度、接続時の加熱プロセスによる材料の変形、伸びなどの要因から高精度の貼り合わせを行うことができなかった。またマイクロ LED では、電極が微小であるため、異方性導電フィルム（ACF）やはんだなどによる従来の接合プロセスを用いることもできなかった。

【 0 0 5 2 】

以下、図 9 から図 1 1 を用いて、本発明の一つの実施の形態に係る発光素子としてのマイクロ LED 3 0 の構成を説明する。本実施の形態における構成材料と同じ部材は、同一の符号を付して詳細な説明を省略する。本実施の形態では、複数のマイクロ LED 3 0 が同一の成長用サファイアウェハ 1 を共有するものであり、個々のマイクロ LED 3 0 が成長用サファイアウェハ 1 で島状に分離された形態であってもよいし、複数のマイクロ LED 3 0 が成長用サファイアウェハ 1 上で分離されていない形態であってもよい。

【 0 0 5 3 】

図 1 1 に示すように、本実施の形態に係るマイクロ LED 3 0 は、成長用サファイアウェハ 1 と、成長用サファイアウェハ 1 の上に作製され、上面に形成された一対の電極パッド 3 A, 3 C を含む発光素子本体としてのマイクロ LED ベアチップを構成する半導体層 2 と、電極パッド 3 A, 3 C の少なくとも一部が露出するように、半導体層 2 が埋没するように覆う平坦化膜 4 と、平坦化膜 4 上に配置され、電極パッド 3 A, 3 C に電氣的に接続された外側電極パッドとしての拡大電極パッド 5, 6 と、を備える。なお、図面上では、成長用サファイアウェハ 1 の幅を狭く描いているが、この成長用サファイアウェハ 1 は、半導体層 2 などの半導体薄膜の成長用として用いられたものであり、所望の径寸法を有する。

【 0 0 5 4 】

本実施の形態では、拡大電極パッド 5, 6 の占有面積は、電極パッド 3 A, 3 C の占有面積よりも大きく設定されている。図 1 1 に示すように、一対の拡大電極パッド 5, 6 は

10

20

30

40

50

、それぞれが接続された電極パッド 3 A , 3 C から互いに離間する方向へ延在して形成されている。

【 0 0 5 5 】

本実施の形態に係るマイクロ L E D 3 0 では、平坦化膜 4 を用いて回路基板 7 側と対向する面が平坦面である。このマイクロ L E D 3 0 は、この平坦面上に拡大電極パッド 5 , 6 を形成したため、成長用サファイアウェハ 1 側の拡大電極パッド 5 , 6 を同一平面状に配置できる。したがって、マイクロ L E D 3 0 を回路基板 7 側へ転写する際に、拡大電極パッド 5 , 6 と回路基板 7 側の回路側電極部 8 , 9 との間に隙間が発生することを防止でき、確実な接続を行える。

【 0 0 5 6 】

また、本実施の形態に係るマイクロ L E D 3 0 では、平坦化膜 4 の平坦面に拡大電極パッド 5 , 6 を形成したことにより、拡大電極パッド 5 , 6 の占有面積を、電極パッド 3 A , 3 C の占有面積よりも大きくすることが可能なる。拡大電極パッド 5 , 6 を電極パッド 3 A , 3 C の占有面積よりも大きくすることにより、回路側電極部 8 , 9 との接触抵抗を小さくすることができる。また、拡大電極パッド 5 , 6 を電極パッド 3 A , 3 C の占有面積よりも大きくすることにより、拡大電極パッド 5 , 6 と回路側電極部 8 , 9 とを接続する際に、位置決め精度を緩和することができる。

【 0 0 5 7 】

さらに、拡大電極パッド 5 , 6 を電極パッド 3 A , 3 C の占有面積よりも大きくしたことにより、異方性導電フィルム 1 0 やはんだを用いた接続が可能となる。高精細な画素を構成できるマイクロ L E D 3 0 製造においては、熱処理を伴う異方性導電フィルム 1 0 やはんだを用いることが可能となるため、既存の接続装置を流用でき、製造装置が安価となる。

【 0 0 5 8 】

本実施の形態に係るマイクロ L E D 3 0 では、拡大電極パッド 5 , 6 同士を互いに離間する方向へ延在するように形成したため、互いに離れた位置で、回路側電極部 8 , 9 に接続されるため、誤配線の発生を抑制できる。

【 0 0 5 9 】

[その他の実施の形態]

以上、実施の形態について説明したが、これらの実施の形態の開示の一部をなす論述および図面はこの発明を限定するものであると理解すべきではない。この開示から当業者には様々な代替実施の形態、実施例および運用技術が明らかとなろう。

【 0 0 6 0 】

例えば、上述の各実施の形態では、平坦化膜 4 として U V 硬化性の感光性接着剤を用いたが、これに限定されるものではなく、平坦化可能で電極パッドの窓明けが可能な、樹脂膜または無機材料膜を用いてもよい。

【 0 0 6 1 】

また、上記各実施の形態では、レーザリフトオフ法を用いて成長用サファイアウェハ 1 の剥離を行ったが、成長用サファイアウェハ 1 と半導体層 2 との間に、層状の結晶構造を持つ窒化ホウ素 (B N) を介在させ、機械的に剥離してもよい。

【 0 0 6 2 】

上記の実施の形態に係る表示装置の製造方法においては、回路基板として T F T を備えるアクティブマトリクス基板でもよいし、表示装置の駆動方式に応じて、T F T を用いない駆動回路を有する駆動回路基板でもよい。

【 符号の説明 】

【 0 0 6 3 】

- 1 成長用サファイアウェハ (成長用基板)
- 2 半導体層
- 3 A 電極パッド (アノード)
- 3 C 電極パッド (カソード)

10

20

30

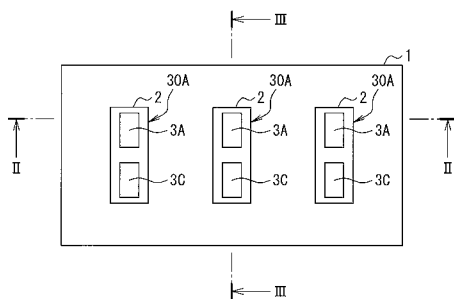
40

50

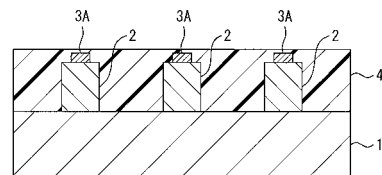
- 4 平坦化膜
- 5, 6 拡大電極パッド (外側電極パッド)
- 7 回路基板
- 8, 9 回路側電極部
- 10 異方性導電フィルム
- 11 はんだ
- 13 絶縁層
- 14 コンタクトホール
- 15 回路パターン
- 16 絶縁層
- 17 コンタクトホール
- 18 回路パターン
- 19 絶縁層
- 20 ガラス基板 (支持基板)
- 30 マイクロLED (発光素子)
- 30A マイクロLEDベアチップ (発光素子本体)
- 31 マイクロLEDチップ (発光素子)
- 50, 51, 52, 53 表示装置

10

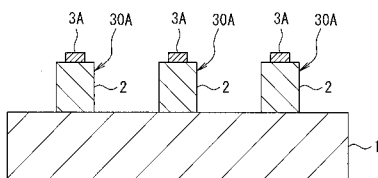
【 図 1 】



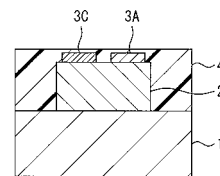
【 図 4 】



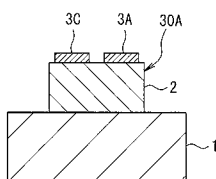
【 図 2 】



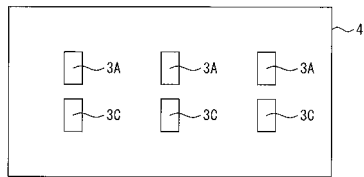
【 図 5 】



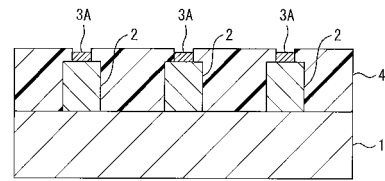
【 図 3 】



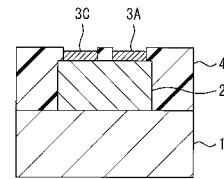
【図 6】



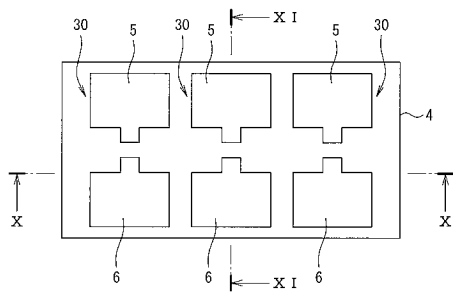
【図 7】



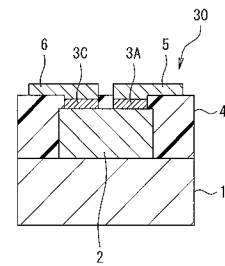
【図 8】



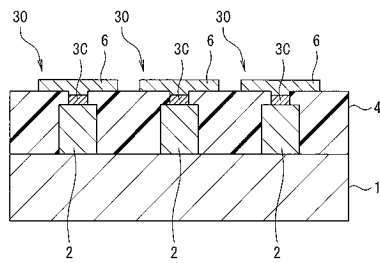
【図 9】



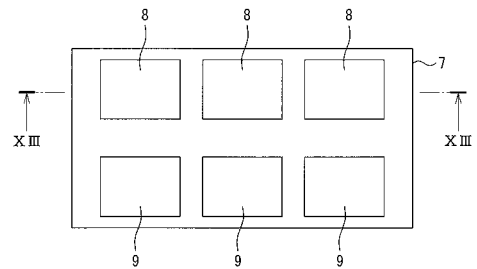
【図 1 1】

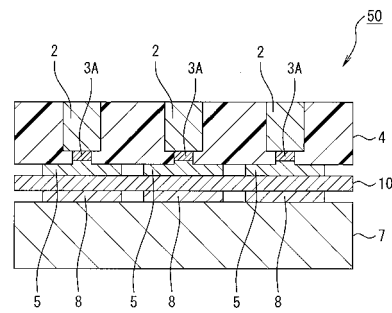


【図 1 0】

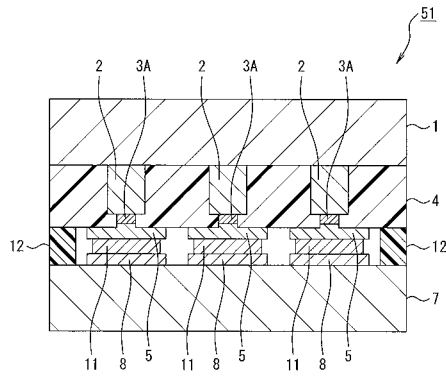


【図 1 2】

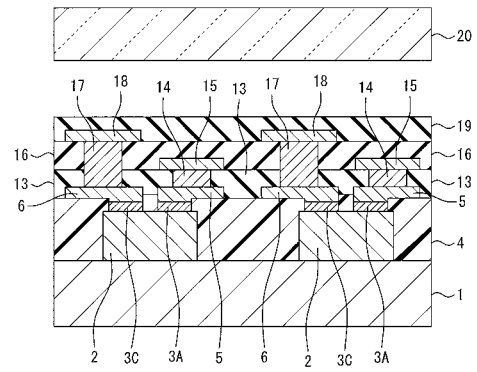




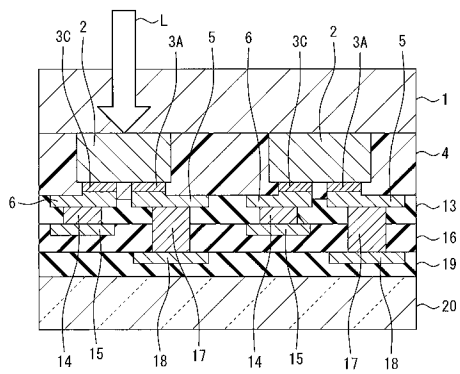
【図 17】



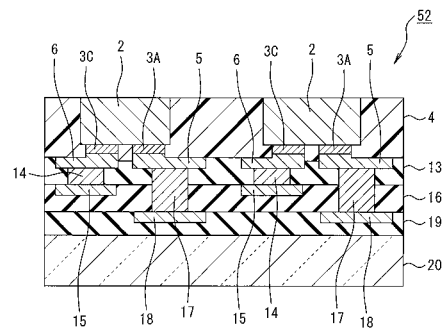
【図 18】



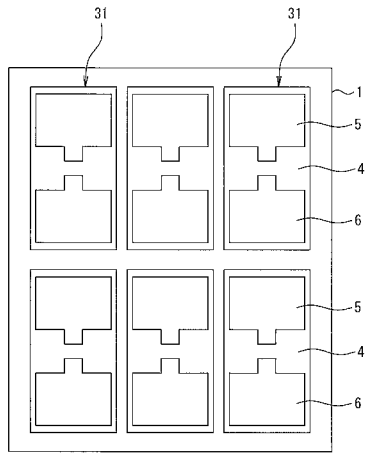
【図 19】



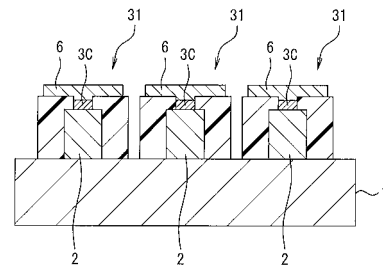
【図 20】



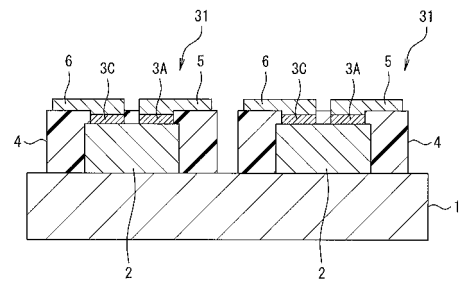
【図 2 1】



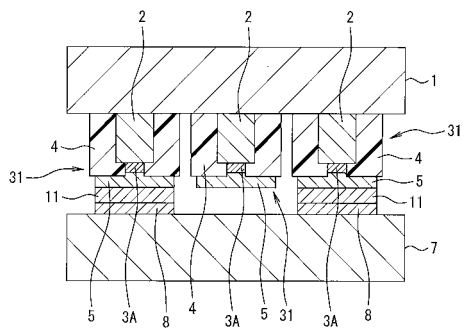
【図 2 2】



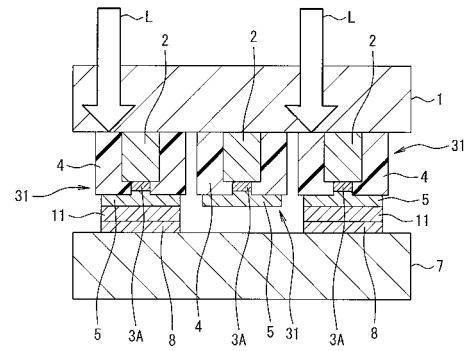
【図 2 3】



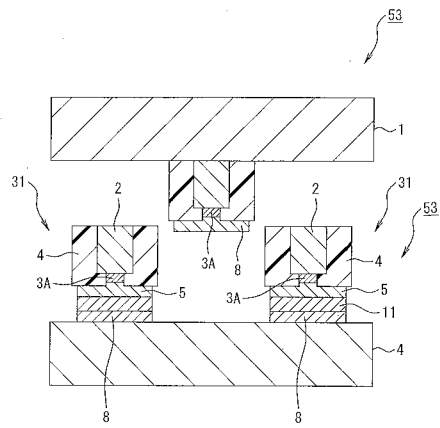
【図 2 4】



【図 2 5】



【図 26】



フロントページの続き

F ターム(参考) 5C094 AA43 BA25 CA19 DA12 DB01 EB02 GB01
5F142 AA54 AA86 BA32 CA11 CA13 CB03 CB23 CD02 CG03 DB24
FA30 FA32 FA34 GA02
5G435 AA17 BB04 CC09 KK05

专利名称(译)	发光元件的制造方法及显示装置		
公开(公告)号	JP2020068313A	公开(公告)日	2020-04-30
申请号	JP2018200755	申请日	2018-10-25
[标]申请(专利权)人(译)	V科技股份有限公司		
申请(专利权)人(译)	有限公司航标科技		
[标]发明人	柳川良勝 梶山康一		
发明人	柳川 良勝 大倉 直也 梶山 康一		
IPC分类号	H01L33/54 H01L33/62 G09F9/33 G09F9/30 G09F9/00		
FI分类号	H01L33/54 H01L33/62 G09F9/33 G09F9/30.309 G09F9/00.342		
F-TERM分类号	5C094/AA43 5C094/BA25 5C094/CA19 5C094/DA12 5C094/DB01 5C094/EB02 5C094/GB01 5F142/AA54 5F142/AA86 5F142/BA32 5F142/CA11 5F142/CA13 5F142/CB03 5F142/CB23 5F142/CD02 5F142/CG03 5F142/DB24 5F142/FA30 5F142/FA32 5F142/FA34 5F142/GA02 5G435/AA17 5G435/BB04 5G435/CC09 5G435/KK05		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种显示装置的制造方法，其能够可靠地将发光元件转移到电路板上的期望位置并且具有高成品率。 解决方案：将平坦化膜4涂覆在与具有电极垫的发光元件主体一体形成的生长衬底1上进行平坦化的步骤，并去除电极垫上的平坦化膜。 用于生长的电极焊盘，露出电极焊盘的步骤，在平坦化膜上形成连接至电极焊盘的外部电极焊盘5的步骤以及其上形成有电路侧电极部分8的电路板7。 布置基板以使外部电极焊盘面对电路侧电极部分并且将外部电极焊盘与电路侧电极部分电连接的步骤；以及从发光元件主体和平坦化膜生长基板的步骤。 和剥皮的步骤。 [选择图]图15

